

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000175108 A**

(43) Date of publication of application: **23.06.00**

(51) Int. Cl. **H04N 5/335**  
**H04N 5/243**

(21) Application number: **10376620**

(22) Date of filing: **04.12.98**

(71) Applicant: **HONDA MOTOR CO LTD**

(72) Inventor: **SHINOZUKA NORIYUKI**  
**KURITA JIRO**

### (54) OUTPUT CORRECTION CIRCUIT FOR IMAGE SENSOR

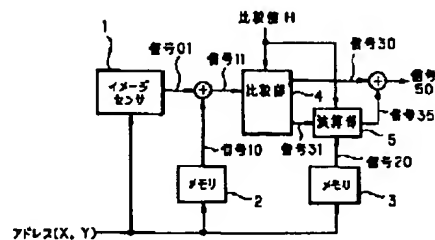
#### (57) Abstract:

**PROBLEM TO BE SOLVED:** To most suitably correct sensor output so that the variation of a characteristic in sensor output is eliminated at every sensor circuit by correcting the signal offset of a logarithm response area becomes an arbitrary one and correcting the signal of a linear response area.

**SOLUTION:** The address (X, Y) of a pixel in an image sensor 1 is decided and the signal 01 of the decided pixel is outputted from the image sensor 1. The address (X, Y) of a memory 2 is decided, an offset signal 10 is outputted from the memory 2 and the signal 01 and the signal 10 are added so as to obtain a signal 11. A comparison part 4 compares the signal 11 with a comparison value H. When the signal is smaller than the comparison value H, a signal 30 is set to be '0' and a signal obtained by subtracting the signal 11 from the comparison value H is outputted as a signal 31. The signal offset of

a logarithm response area is corrected to become an arbitrary one and the signal of the linear response area is corrected.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-175108

(P2000-175108A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーム <sup>*</sup> (参考)
H 0 4 N 5/335		H 0 4 N 5/335	P 5 C 0 2 2
5/243		5/243	5 C 0 2 4

審査請求 未請求 請求項の数4 書面 (全 8 頁)

(21) 出願番号 特願平10-376620

(22) 出願日 平成10年12月4日 (1998.12.4)

(71) 出願人 000005326  
本田技研工業株式会社  
東京都港区南青山二丁目1番1号

(72) 発明者 篠塚 典之  
埼玉県和光市中央1丁目4番1号 株式会  
社本田技術研究所内

(72) 発明者 栗田 次郎  
埼玉県和光市中央1丁目4番1号 株式会  
社本田技術研究所内

(74) 代理人 100077746  
弁理士 鳥井 清

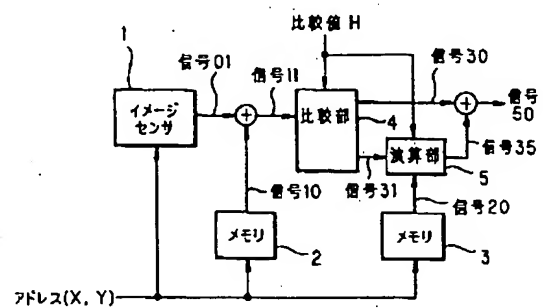
Fターム (参考) 5C022 AA00 AB18 AC42  
5C024 AA01 CA14 FA01 FA11 GA01  
GA31 HA17 HA18 HA19 HA23

(54) 【発明の名称】 イメージセンサの出力補正回路

(57) 【要約】

【目的】 各センサ回路ごとにおけるセンサ出力の特性のバラツキがなくなるようにセンサ出力を補正する。

【構成】 線形応答領域と対数応答領域とを有する光センサ回路を画素単位としてイメージセンサを構成したものにあって、対数応答領域の信号オフセットが任意のオフセットになるように補正したのちに、線形応答領域の信号を補正し、また同様に、イメージセンサの温度を検出してセンサ出力の温度補正を行うようにする。



## 【特許請求の範囲】

【請求項1】 光信号を電気信号に変換する光センサと、その光センサによるセンサ電流を弱反転状態で対数特性を有するセンサ電圧に変換するMOS型トランジスタと、光信号の検出時に前記MOS型トランジスタのゲート電圧を所定時間だけ高い電圧に設定してドレイン・ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段とをそなえ、光センサのセンサ電流が小さいときに前記コンデンサの充電電流または放電電流に比例した検出電圧を検出する線形応答領域をそなえるとともに、光センサのセンサ電流が大きいときに、前記MOS型トランジスタの負荷特性に対応した対数特性を有するセンサ電圧を検出する対数応答領域をそなえる光センサ回路を画素単位に用いたイメージセンサの出力補正回路であって、対数応答領域の信号オフセットが任意のオフセットになるように補正したのちに、線形応答領域の信号を補正するようにしたことを特徴とするイメージセンサの出力補正回路。

【請求項2】 光センサのパラメータに、線形応答領域から対数応答領域へセンサ出力が切り換わる点の情報と、暗時のセンサ出力とを用いることを特徴とする請求項1の記載によるイメージセンサの出力補正回路。

【請求項3】 光センサの温度を検出してセンサ出力の温度補正を行うようにしたことを特徴とする請求項1の記載によるイメージセンサの出力補正回路。

【請求項4】 光センサのパラメータに、任意の温度での線形応答領域から対数応答領域へセンサ出力が切り換わる点の情報と、暗時のセンサ出力と、任意の温度から光センサの使用温度がずれることによって生ずる新たな信号オフセット量と、線形応答領域の振幅がかわることによって新たに生ずる乗数とを用いることを特徴とする請求項3の記載によるイメージセンサの出力補正回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光信号を電気信号に変換する光センサ回路を画素単位に用いたイメージセンサの出力補正回路に関する。

【0002】

【従来の技術】 一般に、画素単位でMOS型やCCD型の光センサを二次元状に配設したイメージセンサでは、入射光によって生ずる電荷を光信号として用いており、CCD型の光センサでは主に光信号によって発生した電荷をセンサ信号とし、MOS型の光センサではホットダイオードの接合容量にあらかじめ電荷を充電し、入射光によって放電された電荷をセンサ信号としている。

【0003】 従来、光センサのダイナミックレンジを拡大するために、MOS型のトランジスタに流れる電流が小さいときにはその抵抗変化が対数特性を示すことを利用して、光センサ自体に対数出力特性をもたせるように

している。

【0004】 また、従来では、光センサのセンサ電流が小さいときにはコンデンサの充電電流または放電電流に比例したセンサ電圧を検出する線形応答領域をそなえるとともに、センサ電流が大きいときにはMOS型トランジスタの負荷特性に対応した対数特性を有するセンサ電圧を検出する対数応答領域をそなえた光センサの出力補正回路が開発されている（特開平8-239503号公報参照）。

10 【0005】 図1は、画素単位当りにおける従来の光センサ回路を示している。

【0006】 その光センサ回路において、図2に示すようなタイミングでnチャンネルのMOS型トランジスタQ1のゲート電圧VGを変化させると、そのゲート電圧VGが一定期間電源電圧VDよりも高い電圧VHに設定されたときにトランジスタQ1は低抵抗状態となってコンデンサCに電荷が貯えられ、そのゲート電圧VGが電源電圧VD以下の電圧VLに設定されたときにトランジスタQ1は弱反転状態となる。

20 【0007】 そして、コンデンサCに貯えられた電荷は、光センサとしてのホットダイオードPDに光が入射することによって放電される。その際、ホットダイオードPDに入射する光が弱いときには光電流がほとんど流れないためにトランジスタQ1はハイインピーダンス状態であり、主にコンデンサCに充電された電荷が利用されるために出力電圧は直線状に変化することになる。また、ホットダイオードPDに入射する光が強いときにはコンデンサCに充電された電荷は即座に消費され、電流はトランジスタQ1を介してホットダイオードPDに供給されるために、出力電圧は対数特性をもって変化することになる。図3は、そのときの蓄積動作から対数動作へ移行するときの特性を示している。

【0008】 このように、MOS型トランジスタQ1のゲート電圧VGを制御することによって図4に示すような光電流が小さいときには直線的な出力が得られ、光電流が大きいときには対数変換された出力が得られる光センサが実現される。すなわち、光電流が小さいときには通常のMOS型素子と同等の出力が得られ、光電流がある程度大きくなると対数出力型の素子と同等の出力が得られることになる。

【0009】 このような動作を行うことによって、光電流が小さいときには蓄積効果が利用されることから対数出力型の素子で問題となるSN比の問題も改善されるといふ効果も有している。

【0010】

【発明が解決しようとする課題】 解決しようとする問題点は、従来のMOS型イメージセンサではCCD型イメージセンサと比較して固定パターンノイズが大きいということである。その原因としては、各光センサ回路に組み込まれている信号選択用、イニシャライズ用、増幅用

のトランジスタの特性が不均一であることにある。

【0011】そして、図1に示す光センサ回路を利用したイメージセンサにあって同様の問題を生じ、特に、そのセンサ回路では線形動作と対数動作とが存在するために、その両方で動作を保証しなければならない。

【0012】また、実際の使用に際して、温度変化に対してもその両方で動作を保証しなければならないという問題がある。

【0013】

【課題を解決するための手段】本発明は、図1に示す光センサ回路にあって、対数応答領域の信号オフセットが任意のオフセットになるように補正したのちに、線形応答領域の信号を補正するようにしている。線形応答領域は光センサ回路内のトランジスタの特性の不均一によってオフセット、感度のバラツキを生ずるが、対数応答領域でのバラツキは光センサ（ホトダイオード）のリーク量が異なる程度で入射光量に対する対数曲線の傾きがほぼ一定となるので、対数応答領域での傾きをあわせ込んだ後に、線形応答領域での傾きをあわせ込めばよい。

【0014】また、本発明は、図1に示す光センサ回路にあって、光センサの温度を検出してセンサ出力の温度補正を行うようにしている。線形応答領域はセンサ回路内のトランジスタの温度特性によってオフセットドリフト、感度変化を生ずるが、対数応答領域での温度特性は光センサ（ホトダイオード）のリーク量が温度によって変化するものの入射光量に対する対数曲線の傾きはほぼ一定となるので、対数応答領域での傾きをあわせ込んだ後に、線形応答領域での傾きをあわせ込めばよい。

【0015】

【実施例】図5は、本発明によるイメージセンサの出力補正回路の構成例を示している。

【0016】ここでは、イメージセンサ1およびメモリ2、メモリ3はアドレス信号によって任意のアドレス(X, Y)にアクセスが可能な構成になっている。また、メモリ2およびメモリ3には、イメージセンサ1の各画素に対応する補正值（メモリ2は信号オフセット量、メモリ3は乗数）が予め記憶されている。

【0017】比較部4は、信号11の大きさを比較値Hと比較して、比較値Hよりも大きければ、信号11を信号30として出力し、信号31として0を出力するようになっている。また、その比較部4は、信号11の大きさを比較値Hと比較して、比較値Hよりも小さければ、信号30として0を出力し、比較値Hから信号11を引いた値を信号31として出力するようになっている。

【0018】そのイメージセンサの出力補正回路の動作について、図6に示すフローとともに、以下説明する。

【0019】まず、イメージセンサ1における画素のアドレス(X, Y)を確定したうえで（ステップS1）、イメージセンサ1からその確定された画素の信号01を出力する（ステップS2）。

【0020】次いで、メモリ2のアドレス(X, Y)を確定して（ステップS3）、メモリ2からオフセット信号10を出力する（ステップS4）。そして、信号01と信号10とを加算して、信号11を得る（ステップS5）。

【0021】そして、信号11と比較値Hとを比較部4において比較して（ステップS6）、比較値Hよりも小さければ、信号30を0とし（ステップS7）、比較値Hから信号11を引いた値を信号31として出力する（ステップS8）。

【0022】また、そのとき、信号11が比較値Hよりも大きければ、信号11を信号30として出力し（ステップS9）、信号31を0とする（ステップS10）。

【0023】次いで、メモリ3のアドレス(X, Y)を確定して（ステップS11）、メモリ3から乗数信号20を出力する（ステップS12）。そして、演算部5において、信号31の値に乗数信号20の値を乗ずるとともに、比較値Hからその乗算結果を引いた信号35を得る（ステップS13）。ただし、その際、信号31=0ならば、信号35=0として出力する。

【0024】そして、最終的に、信号30と信号35とを加算した信号50を出力する（ステップS14）。

【0025】また、本発明による具体的な処理では、以下のように行われる。

【0027】いま、図7に示すように、イメージセンサ1における3つの画素A, B, Cのセンサ出力が図示のように得られたとする。ここで、センサ面照度のL点はセンサ出力が線形出力から対数出力に切り替わる変極点であり、Loは暗点である。

【0028】メモリ2にはセンサ面照度がLのときにセンサ出力がHレベルになるような値が各画素分記憶されており、その記憶されている値を用いて3つの画素A, B, Cの各センサ出力を補正すると、図8に示すように、各画素の対数応答領域が重なったセンサ出力となる。

【0029】そして、図8に示すようにオフセット補正された各画素のセンサ出力に対して、センサ出力がHレベルよりも小さい部分に対して所定の乗算を行う。具体的には、センサ出力がHレベル以上か否かを判断し、Hレベル以上であればセンサ出力をそのまま出力する。また、センサ出力がHレベルよりも小さければ、メモリ3から所定の乗数を読み出して、 $(H - (H - \text{オフセット補正されたセンサ出力}) \times \text{乗数})$ なる演算処理を施して、図9に示すように、各画素のセンサ出力がのばらつきが一律になるように補正されたセンサ出力を得る。

【0030】しかして、イメージセンサ1から出力される各画素のセンサ信号は、線形応答領域では始点と変極点までの領域が補正され、対数応答領域においてはその始点（変極点）が揃うように補正される。

【0031】また、図10は本発明によるイメージセン

サの出力補正回路の他の構成例を示している。

【0032】ここでは、イメージセンサ1の温度を検出して、その検出された温度に応じて各画素のセンサ出力の温度補正を行うようにしている。

【0033】図中6は、図5に示したイメージセンサを含む補正回路である。また、メモリ7およびメモリ8には、図示しない温度センサによって検出された温度信号Tをアドレスとして、各アドレスに温度に対応した補正値（メモリ7は信号オフセット量、メモリ8は乗数）が予め記憶されている。

【0034】比較部9は、信号111の大きさを比較値THと比較して、比較値THよりも大きければ、信号111を信号130として出力し、信号131として0を出力するようになっている。また、その比較部9は、信号111の大きさを比較値THと比較して、比較値THよりも小さければ、信号130として0を出力し、比較値THから信号111を引いた値を信号131として出力するようになっている。

【0035】そのイメージセンサの出力補正回路における温度補正の動作について、図11に示すフローとともに、以下説明する。

【0036】まず、イメージセンサを含む補正回路6におけるアドレス(X、Y)を確定したうえで(ステップS1)、その補正回路6からその確定された画素の補正されたセンサ信号101を出力する(ステップS2)。

【0037】次いで、メモリ7のアドレス(T)を確定して(ステップS3)、メモリ7からオフセット信号110を出力する(ステップS4)。そして、信号101と信号110とを加算して、信号111を得る(ステップS5)。

【0038】そして、信号111と比較値THとを比較部9において比較して(ステップS6)、比較値THよりも小さければ、信号130を0とし(ステップS7)、比較値THから信号111を引いた値を信号131として出力する(ステップS8)。

【0039】また、そのとき、信号111が比較値THよりも大きければ、信号111を信号130として出力し(ステップS9)、信号131を0とする(ステップS10)。ただし、その際、信号131=0ならば、信号135=0として出力する。

【0040】次いで、メモリ8のアドレス(T)を確定して(ステップS11)、メモリ8からそのときの検出温度に応じた乗数信号120を出力する(ステップS12)。そして、演算部10において、信号131の値に乗数信号120の値を乗じて、比較値THからその乗算結果を引いた信号135を得る(ステップS13)。

【0041】そして、最終的に、信号130と信号135とを加算した信号150を出力する(ステップS14)。

【0042】また、その温度補正の具体的な処理して

は、以下のように行われる。

【0043】いま、例えば、図12に示すように、イメージセンサを含む補正回路6からのセンサ出力が温度によって図示のようにTA、TB、TCのように変化したとする。ここで、センサ面照度のL点はセンサ出力が線形出力から対数出力に切り替わる変極点であり、Loは暗点である。

【0044】メモリ7にはセンサ面照度がLのときにセンサ出力がTHレベルになるような値が各画素分記憶されており、その記憶されている値を用いてセンサ出力TA、TB、TCを補正すると、図13に示すように、対数応答領域が重なったセンサ出力となる。

【0045】そして、図13に示すようにオフセット補正されたセンサ出力に対して、センサ出力がTHレベルよりも小さい部分に対して所定の乗算を行う。具体的には、センサ出力がTHレベル以上か否かを判断し、THレベル以上であればセンサ出力をそのまま出力する。また、センサ出力がTHレベルよりも小さければ、メモリ8からそのときの検出温度に応じた所定の乗数を読み出して、{TH-(TH-オフセット補正されたセンサ出力)×乗数}なる演算処理を施して、図14に示すように、センサ出力の温度によるばらつきが一律になるように温度補正されたセンサ出力を得る。

【0046】しかして、イメージセンサ1から出力されるセンサ信号は、線形応答領域では始点と変極点までの領域が補正され、対数応答領域においてはその始点(変極点)が揃うように補正される。

【0047】

【発明の効果】以上、本発明によるイメージセンサの出力補正回路にあっては、線形応答領域と対数応答領域とを有する光センサ回路を画素単位としてイメージセンサを構成したものにあって、各センサ回路の線形応答領域におけるセンサ出力の特性の傾きが一樣であることに着目して、対数応答領域の信号オフセットが任意のオフセットになるように補正したのちに、線形応答領域の信号を補正し、また同様に、イメージセンサの温度を検出してセンサ出力の温度補正を行うようにしたもので、各センサ回路ごとにおけるセンサ出力の特性のバラツキがなくなるようにセンサ出力を最適に補正することができるという利点を有している。

【図面の簡単な説明】

【図1】光センサ回路の一般的な構成例を示す電気回路図である。

【図2】光センサ回路の駆動のタイミングを示すタイムチャートである。

【図3】光センサ回路における蓄積動作から対数動作へ移行するときの特性を示すタイムチャートである。

【図4】光センサ回路におけるホトダイオードに流れる光電流に対するセンサ出力の特性を示す図である。

【図5】本発明の一実施例におけるイメージセンサの出

力補正回路を示すブロック構成図である。

【図6】本発明によるイメージセンサの出力補正回路の動作のフローを示す図である。

【図7】イメージセンサにおける3つの画素の各センサ出力の特性図である。

【図8】イメージセンサにおける3つの画素の各センサ出力が線形応答領域でオフセット補正されたときの特性を示す図である。

【図9】オフセット補正された3つの画素の各センサ出力が対数応答領域で乗算処理によって補正されたときの特性を示す図である。

【図10】本発明の他の実施例における温度補正をなすようにしたイメージセンサの出力補正回路を示すブロック構成図である。

【図11】本発明によるイメージセンサの出力補正回路における温度補正の動作のフローを示す図である。

【図12】イメージセンサの温度によって異なる各センサ出力の特性図である。

\*

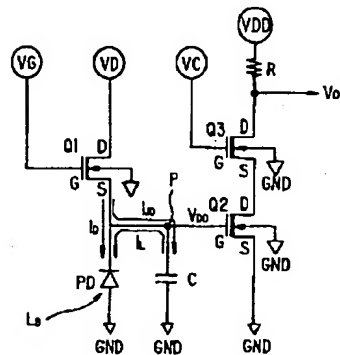
\*【図13】イメージセンサにおける温度によって異なる各センサ出力が線形応答領域でオフセット補正されたときの特性を示す図である。

【図14】オフセット補正された温度によって異なる各センサ出力が対数応答領域で乗算処理によって補正されたときの特性を示す図である。

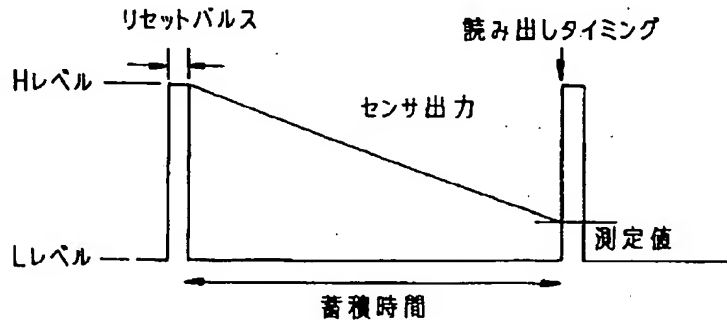
【符号の説明】

- 1 イメージセンサ
- 2 オフセット用のメモリ
- 3 乗数用のメモリ
- 4 比較部
- 5 演算部
- 6 イメージセンサを含む補正回路
- 7 オフセット用のメモリ
- 8 乗数用のメモリ
- 9 比較部
- 10 演算部

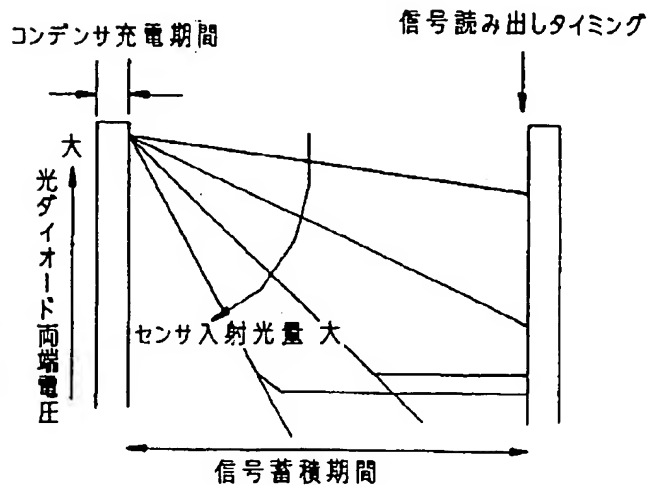
【図1】



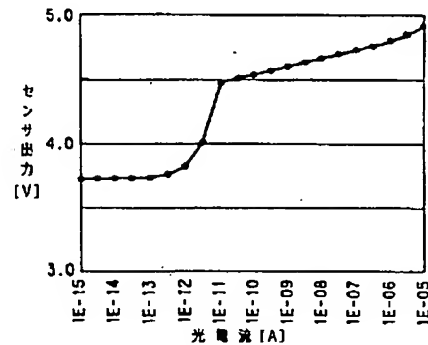
【図2】



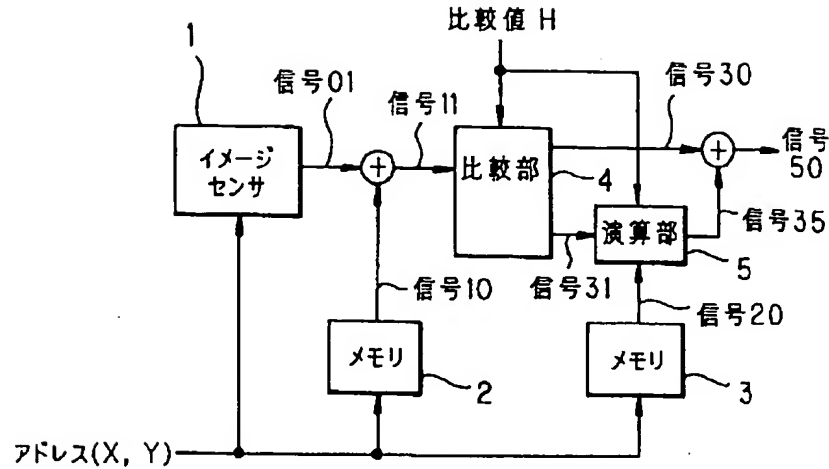
【図3】



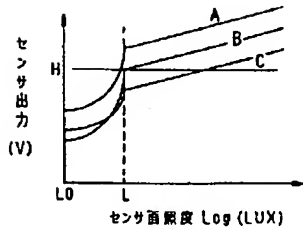
【図4】



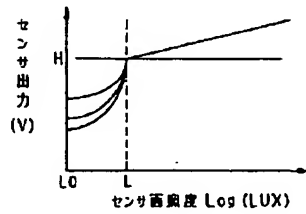
【図5】



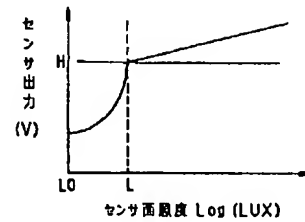
【図7】



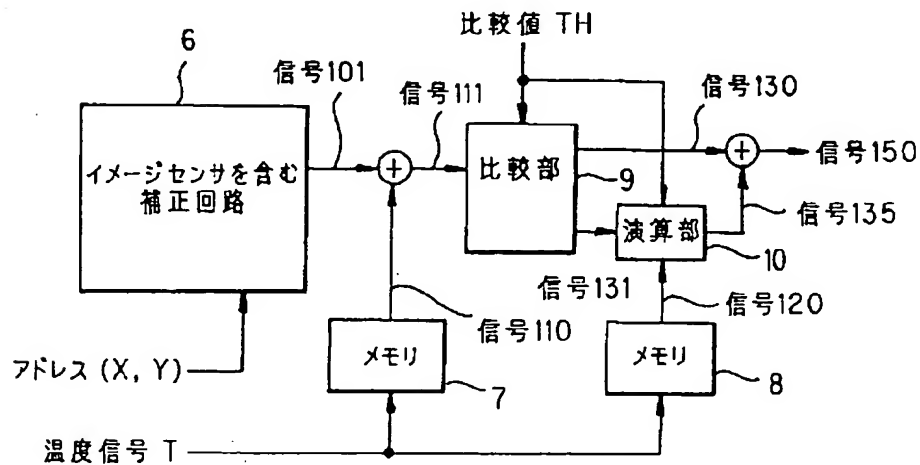
【図8】



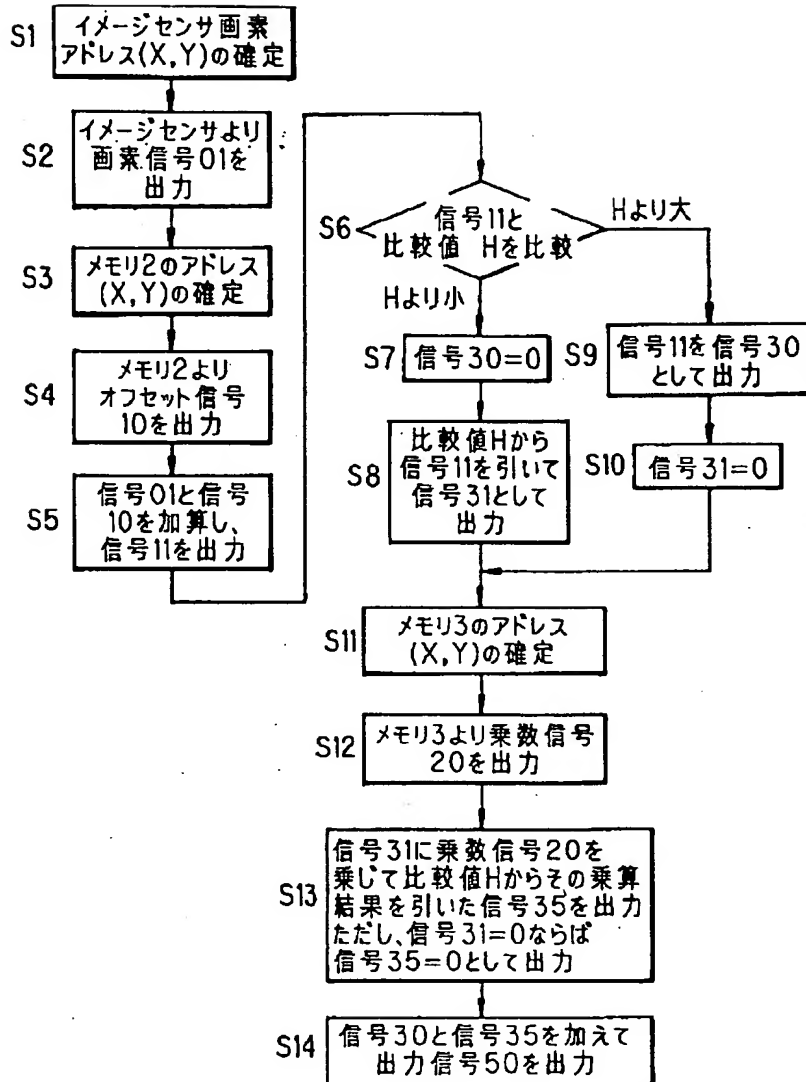
【図9】



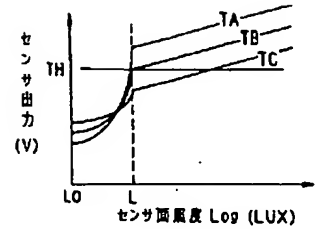
【図10】



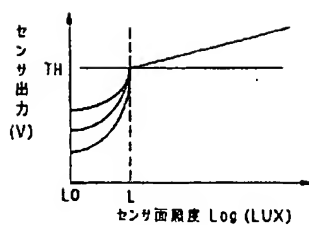
【図6】



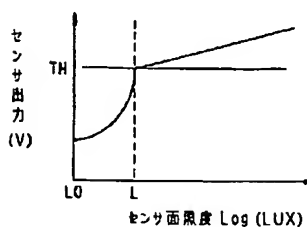
【図12】



【図13】

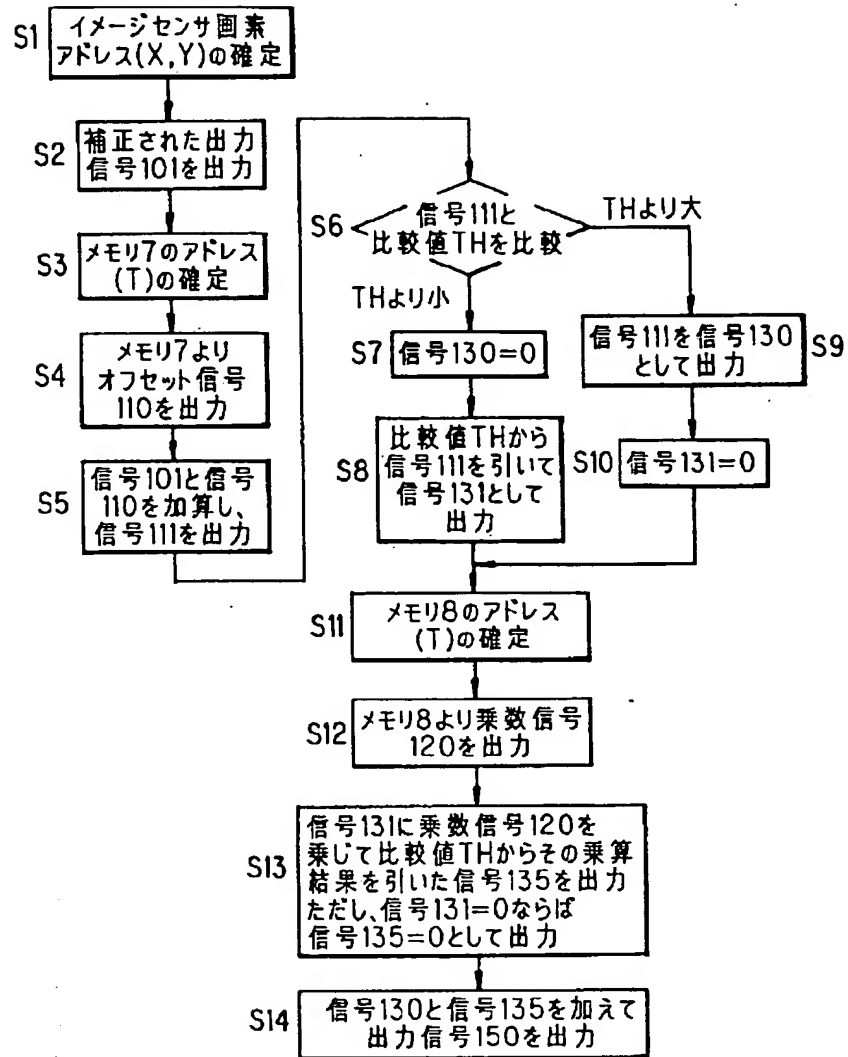


【図14】





【図11】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**